

## BAB 5

### PENUTUP

#### 5.1 Kesimpulan

1. Perancangan sistem inverter satu fasa *H-Bridge* berbasis VSI berhasil direalisasikan baik pada tahap simulasi maupun implementasi prototipe. Sistem inverter dirancang menggunakan sumber DC 24 V, topologi *H-Bridge*, filter LC, transformator, serta sistem pembangkitan PWM dengan frekuensi *switching* sekitar 15,55 kHz pada prototipe. Pada pengujian *stand-alone*, inverter mampu menghasilkan tegangan keluaran yang stabil sebesar 14,6 V baik pada kondisi tanpa beban maupun berbeban 5 W, yang menunjukkan bahwa rangkaian daya dan modulasi PWM telah berfungsi sesuai perancangan dasar.
2. Kontrol arus *Proportional–Integral* (PI) terbukti efektif pada tahap simulasi, namun belum optimal pada implementasi prototipe. Pada simulasi PSIM, sistem menunjukkan kemampuan *tracking* arus yang baik dengan kesesuaian fasa terhadap tegangan *grid*, faktor daya mendekati satu ( $PF \approx 0,99$ ), serta nilai THD arus *grid* yang rendah, yaitu 0,90% pada  $I_{ref}$  0,1 A, 1,20% pada  $I_{ref}$  0,5 A, dan 2,09% pada  $I_{ref}$  1 A. Sebaliknya, pada pengujian prototipe, sistem menunjukkan keterlambatan fasa arus sebesar sekitar  $34^\circ$  yang menghasilkan faktor daya 0,83 *lagging*, menandakan bahwa kontrol PI belum mampu menjaga sinkronisasi fasa secara akurat.
3. Penerapan kontrol PI memberikan respons dinamis yang cepat, namun disertai distorsi pada kondisi nyata. Pada simulasi, sistem menunjukkan respons transien yang sangat baik dengan rise time sekitar 1 ms dan settling time sekitar 1,5 ms, meskipun terdapat overshoot sebesar 65%. Pada prototipe, respons dinamis masih tergolong cepat dengan rise time terukur sebesar 26,26 ms pada  $I_{ref}$  0,1 A, 1,296 ms pada  $I_{ref}$  0,5 A, dan 1,768 ms pada  $I_{ref}$  1 A. Namun, kualitas daya pada prototipe menunjukkan distorsi harmonik yang sangat tinggi, dengan THD arus inverter mencapai 126,05% ( $I_{ref}$  0,1 A), 58,88% ( $I_{ref}$  0,5 A), dan 154,12% ( $I_{ref}$  1 A), yang mengindikasikan keterbatasan kinerja sistem pada kondisi nyata.

4. Validasi antara simulasi dan prototipe menunjukkan adanya perbedaan kinerja yang signifikan. Pada simulasi, kontribusi daya inverter terhadap beban meningkat secara proporsional dari 6,02% ( $I_{ref} 0,1$  A), 29,79% ( $I_{ref} 0,5$  A), hingga 64,28% ( $I_{ref} 1$  A), sesuai prinsip operasi inverter grid-connected ideal. Sebaliknya, pada prototipe kontribusi inverter akan menurun dari 27,8% menjadi 15,7% ketika arus referensi dinaikkan, dengan daya *grid* lebih besar dibandingkan daya inverter. Kondisi ini menunjukkan bahwa inverter pada prototipe masih berperilaku sebagai beban tambahan bagi grid, bukan sebagai sumber injeksi daya aktif.

## 5.2 Saran

1. Implementasi PLL Digital yang Robust untuk menggantikan metode ZCD, seperti SOGI-PLL atau SRF-PLL, guna mencapai sinkronisasi fasa yang stabil dan akurat dengan grid.
2. Revisi Arsitektur Kontrol menjadi skema dual-loop (arus dalam dan tegangan luar) dan pertimbangkan penggunaan kontroler PR (Proportional-Resonant) atau algoritma kompensasi dead-time untuk meningkatkan kinerja injeksi daya.
3. Upgrading Platform Kontrol ke mikrokontroler berkinerja tinggi (ARM Cortex-M atau DSC) untuk mengatasi keterbatasan pemrosesan Arduino Uno, serta optimalisasi desain PCB dan pemilihan sensor yang lebih presisi.